

1/5/1  
DIALOG(R) File 351:Derwent WPI  
(c) 2005 Thomson Derwent. All rts. reserv.

012630188 \*\*Image available\*\*  
WPI Acc No: 1999-436292/ 199937  
XRPX Acc No: N99-325611

**Modulator suitable for recording and data transmission in a recording medium - has DSV calculating unit that computes first and second area DSV of modulated first and second data rows using conversion table, and chooses either first or second data row from accumulated DSV value**

Patent Assignee: SONY CORP (SONY )

Number of Countries: 001 Number of Patents: 001

Patent Family:

Patent No	Kind	Date	Applicat No	Kind	Date	Week
JP 11177431	A	19990702	JP 97342416	A	19971212	199937 B

Priority Applications (No Type Date): JP 97342416 A 19971212

Patent Details:

Patent No	Kind	Lan Pg	Main IPC	Filing Notes
JP 11177431	A	12	H03M-007/14	

Abstract (Basic): JP 11177431 A

NOVELTY - The modulator has a DSV calculating unit (24) that computes the first area DSV of the modulated first data row and second area DSV of the modulated second data row using a conversion table, and chooses and outputs either of the first and second data rows from the accumulated DSV value using the conversion table. DETAILED DESCRIPTION - A DSV control bit inserting acquisition unit (21) generates the first data row to which the first DSV control bit is inserted, and the second data row to which the second DSV control bit is inserted. A modulating unit (22) processes both first and second data rows. INDEPENDENT CLAIMS are included for following:the modulation method; and a provision medium.

USE - Suitable for recording and data transmission in a recording medium e.g. magnetic disc, optical disc, magneto-optical disc.

ADVANTAGE - Performs DSV control within a data row with few redundancy. DESCRIPTION OF DRAWING(S) - The figure shows the component block diagram of the modulator. (21) DSV control bit inserting acquisition unit; (22) Modulating unit; (24) DSV calculating unit.

Dwg.1/5

Title Terms: MODULATE; SUIT; RECORD; DATA; TRANSMISSION; RECORD; MEDIUM; CALCULATE; UNIT; COMPUTATION; FIRST; SECOND; AREA; MODULATE; FIRST; SECOND; DATA; ROW; CONVERT; TABLE; CHOICE; FIRST; SECOND; DATA; ROW; ACCUMULATE; VALUE

Derwent Class: T01; U21

International Patent Class (Main): H03M-007/14

International Patent Class (Additional): G06F-001/02; G06F-007/00; G06F-101-00

File Segment: EPI

(19) 日本国特許庁 (JP)

## (12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-177431

(43) 公開日 平成11年(1999)7月2日

(51) Int.Cl.<sup>6</sup>  
 H 03 M 7/14  
 G 06 F 1/02  
 7/00 102  
 // G 06 F 101:00

F I  
 H 03 M 7/14  
 G 06 F 1/02  
 7/00 102

(21) 出願番号 特願平9-342416  
 (22) 出願日 平成9年(1997)12月12日

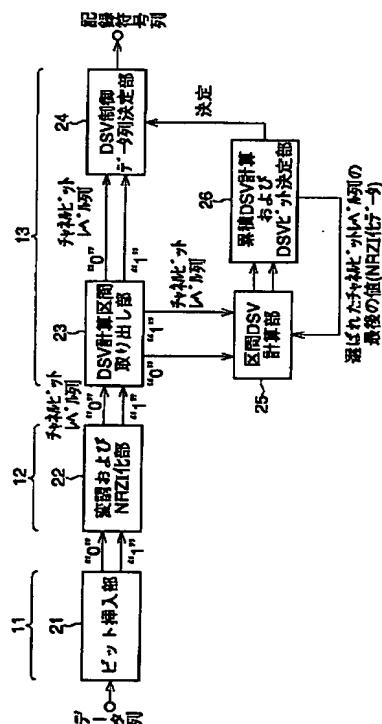
(71) 出願人 000002185  
 ソニー株式会社  
 東京都品川区北品川6丁目7番35号  
 (72) 発明者 中川 俊之  
 東京都品川区北品川6丁目7番35号 ソニ  
 一株式会社内  
 (74) 代理人 弁理士 稲本 義雄

## (54) 【発明の名称】 変調装置および方法、並びに提供媒体

## (57) 【要約】

【課題】 データ列内で、かつ、少ない冗長度で、D S V制御が行えるようにする。

【解決手段】 ピット挿入部2 1は、入力されたデータ列に、所定の間隔で、"0"のD S V制御ビットを挿入し、第1のデータ列を生成し、"1"のD S V制御ビットを挿入し、第2のデータ列を生成する。変調およびN R Z I化部2 2は、2組のデータ列の変調とN R Z I化処理を行う。D S V計算区間取り出し部2 3は、D S V計算区間を取り出し、取り出しされた区間における区間D S Vが、区間D S V計算部2 5で計算される。累積D S V計算およびD S Vビット決定部2 6は、第1のデータ列の区間D S Vと第2のデータ列の区間D S Vをそれぞれ、それまでの累積D S Vに加算し、加算値の絶対値が少ない方を、D S V制御データ列決定部2 4に選択させ、出力させる。



## 【特許請求の範囲】

【請求項1】 基本データ長がmビットのデータを、変換テーブルに基づいて、基本符号長がnビットの可変長符号 (d, k ; m, n ; r) に変換する変調装置において、

データ列に第1のDSV制御ビットを挿入した第1のデータ列と、第2のDSV制御ビットを挿入した第2のデータ列を生成するDSV制御ビット挿入手段と、

最小ランdが1とされ、かつ、データ列の要素内の”

1”の個数と、変換される符号語列の要素内の”1”的個数を、2で割った時の余りが、どちらも1あるいは0で一致するような変換テーブルを用いて、前記第1のデータ列と第2のデータ列の両方を変調する変調手段と、前記変換テーブルを用いて変調された前記第1のデータ列の第1の区間DSVと第2のデータ列の第2の区間DSVを計算し、それらをそれまでの累積DSVと加算した値から、前記変換テーブルを用いて変調された前記第1のデータ列と第2のデータ列の一方を選択して出力するDSV計算手段とを備えることを特徴とする変調装置。

【請求項2】 前記第1のDSV制御ビットは、”1”であり、前記第2のDSV制御ビットは、”0”であることを特徴とする請求項1に記載の変調装置。

【請求項3】 前記DSV計算手段は、直前の累積DSVの計算の範囲を、所定の区間の境界部と、その境界部から前記変換テーブルで規定されている最大拘束長ビットまでさかのぼった位置の間の範囲の中の所定の位置までとすることを特徴とする請求項1に記載の変調装置。

【請求項4】 前記DSV計算手段は、累積DSVの次の所定の区間の区間DSVの計算の範囲を、前記所定の位置の次から、次の区間の前記所定の位置までの範囲とすることを特徴とする請求項3に記載の変調装置。

【請求項5】 前記DSV計算手段は、それまでの累積DSV値と前記第1の区間DSVを加算した値の絶対値と、それまでの累積DSV値と前記第2の区間DSVを加算した値の絶対値を比較し、その小さい方に対応するデータ列を選択し、出力することを特徴とする請求項1に記載の変調装置。

【請求項6】 前記DSV計算手段は、選択する出力が決定したとき、決定した方に対応する累積DSVを新たな累積DSVとすることを特徴とする請求項5に記載の変調装置。

【請求項7】 基本データ長がmビットのデータを、変換テーブルに基づいて、基本符号長がnビットの可変長符号 (d, k ; m, n ; r) に変換する変調方法において、

データ列に第1のDSV制御ビットを挿入した第1のデータ列と、第2のDSV制御ビットを挿入した第2のデータ列を生成するDSV制御ビット挿入手段と、

最小ランdが1とされ、かつ、データ列の要素内の”

1”的個数と、変換される符号語列の要素内の”1”的個数を、2で割った時の余りが、どちらも1あるいは0で一致するような変換テーブルを用いて、前記第1のデータ列と第2のデータ列の両方を変調する変調ステップと、

前記変換テーブルを用いて変調された前記第1のデータ列の第1の区間DSVと第2のデータ列の第2の区間DSVを計算し、それらをそれまでの累積DSVと加算した値から、前記変換テーブルを用いて変調された前記第1のデータ列と第2のデータ列の一方を選択して出力するDSV計算ステップとを備えることを特徴とする変調方法。

【請求項8】 基本データ長がmビットのデータを、変換テーブルに基づいて、基本符号長がnビットの可変長符号 (d, k ; m, n ; r) に変換する変調装置に用いるコンピュータプログラムであって、

データ列に第1のDSV制御ビットを挿入した第1のデータ列と、第2のDSV制御ビットを挿入した第2のデータ列を生成するDSV制御ビット挿入手段と、

最小ランdが1とされ、かつ、データ列の要素内の”1”的個数と、変換される符号語列の要素内の”1”的個数を、2で割った時の余りが、どちらも1あるいは0で一致するような変換テーブルを用いて、前記第1のデータ列と第2のデータ列の両方を変調する変調ステップと、

前記変換テーブルを用いて変調された前記第1のデータ列の第1の区間DSVと第2のデータ列の第2の区間DSVを計算し、それらをそれまでの累積DSVと加算した値から、前記変換テーブルを用いて変調された前記第1のデータ列と第2のデータ列の一方を選択して出力するDSV計算ステップとを備えるコンピュータプログラムであることを特徴とする提供媒体。

## 【発明の詳細な説明】

## 【0001】

【発明の属する技術分野】 本発明は、変調装置および方法、並びに提供媒体に関し、特にデータ伝送や記録媒体への記録に適するように、効率よくDSV制御を行いながらデータを変調する変調装置および方法、並びに提供媒体に関する。

## 【0002】

【従来の技術】 データを所定の伝送路に伝送したり、または例えば磁気ディスク、光ディスク、光磁気ディスク等の記録媒体に記録する際、伝送や記録に適するようデータの変調が行われる。このような変調方法の1つとして、ブロック符号が知られている。このブロック符号は、データ列をm×iビットからなる単位（以下データ語という）にブロック化し、このデータ語を適當な符号則に従ってn×iビットからなる符号語に変換するものである。そしてこの符号は、i=1のときには固定長符号となり、またiが複数個選べるとき、すなわち1乃至

$i_{max}$  (最大の  $i$ ) の範囲の所定の  $i$  を選択して変換したときには可変長符号となる。このブロック符号化された符号は可変長符号 ( $d, k; m, n; r$ ) と表される。

【0003】ここで  $i$  は拘束長と称され、 $i_{max}$  は  $r$  (最大拘束長) となる。また  $d$  は、連続する “1” の間に入る、“0” の最小連続個数、例えば 0 の最小ランを示し、 $k$  は連続する “1” の間に入る、“0” の最大連続個数、例えば 0 の最大ランを示している。

【0004】ところで上述のようにして得られる可変長符号を、例えば光ディスクや光磁気ディスク等に記録する場合、コンパクトディスクやミニディスク等では可変長符号に対して、“1” を反転し、“0” を無反転する、NRZI (Non Return to Zero Inverted) 変調を行い、NRZI 変調化された可変長符号 (以下記録波形列という) に基づき記録を行っている。また他にも、ISO 規格の光磁気ディスクのように、記録変調したビット列を、NRZI 変調を行なわずにそのまま記録を行なうシステムもある。

【0005】記録波形列の最小反転間隔を  $T_{min}$  とし、最大反転間隔を  $T_{max}$  とするとき、線速方向に高密度記録を行うためには、最小反転間隔  $T_{min}$  は長い方が、すなわち最小ラン  $d$  は大きい方が良く、またクロックの再生の面からは、最大反転間隔  $T_{max}$  は短いほうが、すなわち最大ラン  $k$  は小さい方が望ましく、種々の変調方法が提案されている。

【0006】具体的には、例えば光ディスク、磁気ディスク、又は光磁気ディスク等において提案されている変調方式として、可変長 RLL (1-7)、固定長 RLL (1-7)、そして可変長である RLL (2-7) などがある。

【0007】可変長 RLL (1-7) 符号の変換テーブルは例えば以下の通りである。

【0008】

<表1>		
RLL (1, 7; 2, 3; 2)		
	データ	符号
$i=1$	1 1	0 0 x
	1 0	0 1 0
	0 1	1 0 x
$i=2$	0 0 1 1	0 0 0 0 0 x
	0 0 1 0	0 0 0 0 1 0
	0 0 0 1	1 0 0 0 0 x
	0 0 0 0	1 0 0 0 1 0
$i=3$	1 0 0 1 1 0	1 0 0 0 0 0 0 1 0

【0009】ここで変換テーブル内の記号  $x$  は、次に続くチャネルビットが 0 であるときに 1 とされ、また次に続くチャネルビットが 1 であるときに 0 とされる。拘束長  $r$  は 2 である。

【0010】可変長 RLL (1-7) のパラメータは (1, 7; 2, 3; 2) であり、記録波形列のビット間

隔を  $T$  とすると、最小反転間隔  $T_{min}$  は  $2 (= 1 + 1) T$  となる。データ列のビット間隔を  $T_{data}$  とすると、最小反転間隔  $T_{min}$  は  $1.33 (= (2/3) \times 2) T_{data}$  となる。また最大反転間隔  $T_{max}$  は  $8T$  ( $5.33 T_{data}$ ) である。さらに検出窓幅  $T_w$  は  $(m/n) \times T$  で表され、その値は  $0.67 (= 2/3) T$  となる。

【0011】ところで RLL (1-7) による変調を行ったチャネルビット列は、発生頻度としては  $T_{min}$  である  $2T$  が一番多く、以下  $3T$ 、 $4T$  と続く。 $2T$  や  $3T$  のようなエッジ情報が早い周期で多く発生することは、クロック再生には有利となりうる。しかしながら  $2T$  が連続し続けると、むしろ記録波形に歪みが生じ易くなってくる。すなわち  $2T$  の波形出力は小さく、デフォーカスやタンジェンシャルチルトによる影響を受け易い。またさらに高線密度に記録する場合、最小マークの連続した記録はノイズ等外乱の影響を受け易く、データ再生誤りを起こし易くなる。

【0012】本出願人は、特願平9-256745号として、 $T_{min}$  (連続ラン) の連続を制限した符号を提案した。これを RML 符号 (Repeated Minimum run-lengthLimitedcode) と呼ぶことにする。

【0013】可変長符号 ( $d, k; m, n; r$ ) を、例えば可変長符号 (1, 7; 2, 3; 3) であるとするとき、すなわち 0 の最小ランである  $d$  を 1 ビット、0 の最大ランである  $k$  を 7 ビット、基本データ長である  $m$  を 2 ビット、基本符号長である  $n$  を 3 ビット、最大拘束長である  $r$  を 3 とするとき、変換テーブルは、例えば次の表に示すような変換テーブルとされている。

【0014】

<表2>

RLL-P (1, 7; 2, 3; 3)

データ	符号
$i=1$	0 0 x
	0 1 0
	1 0 x
$i=2$	0 0 0 0 x
	0 0 0 1 0
	0 0 0 1 0 0 x
	0 0 0 0 0 1 0
$i=3$	1 0 0 0 0 0 0 1 0

ここで、拘束長  $r$  は 3 である。

【0015】上記表 2 において、データ列が “1 0” となつたとき、特に、さらに次の 4 データを参照し、合計 6 データ列が “1 0 0 1 1 0” となつたとき、これは最小ランの繰り返しを制限するコードであるとして、符号 “1 0 0 0 0 0 0 1 0” に変換することにより、表 2 による変調では最小ランの繰り返しは最大で 5 回までにすることができる。

【0016】こうすることによって、高線密度記録する場合におけるデータの記録を安定化することができる。

【0017】ところで、記録媒体への記録、または、データの伝送の際には、各媒体（伝送）に適した符号化変調が行われるが、これら変調符号に直流成分が含まれているとき、たとえばディスク装置のサーボの制御におけるトラッキングエラーなどの、各種のエラー信号に変動が生じ易くなったり、あるいはジッタが発生し易くなったりする。従って、直流成分はなるべく含まない方が良い。

【0018】ここで上記した、可変長RLL(1-7)テーブル、及び、RML(1-7)テーブルによる変調符号は、DSV制御が行われていない。このような場合のDSV制御は、変調後の符号化列において、所定の間隔においてDSV制御を行い、所定のDSV制御ビットを符号化列（チャネルビット列）内において挿入することで、行うことが出来る。

【0019】DSV(Digital Sum Value)制御とは、チャネルビット列をNRZI化し（すなわちレベル符号化し）、そのビット列（データのシンボル）の”1”を+1、”0”を-1として符号を加算していくときの総和を意味する。DSVは符号列の直流成分の目安となり、DSVの絶対値を小さくすることは、符号列の直流成分を抑制することを意味する。

【0020】この、挿入されるDSV制御ビットを、 $2 \times (d+1)$ すなわち、 $d=1$ の場合では、 $2 \times (1+1)=4$ ビットとすることができます。このとき、任意の間隔において、最小ランおよび最大ランを守ることができ、かつ反転と非反転も可能な完全なDSV制御が行われる。

【0021】しかし、DSV制御ビットは、基本的には冗長ビットである。従って符号変換の効率から考えれば、DSV制御ビットはなるべく少ない方が良い。

【0022】そこで、例えば制御ビットを、 $1 \times (d+1)$ すなわち、 $d=1$ の場合では、 $1 \times (1+1)=2$ ビットとすることができます。このとき、任意の間隔において、反転と非反転が可能な完全なDSV制御が行われる。ただし、最小ランは守られるが、最大ランは大きくなり、 $(k+2)$ となる。符号としては、最小ランは必ず守る必要があるが、最大ランについてはその限りではない。場合によっては最大ランを破るパターンを同期信号に用いるフォーマットも存在する。例えば、DVDのEFMプラスは、最大ランが11Tだが、フォーマットの都合上14Tを許している。

【0023】そしてさらに、これらのDSV制御方式よりも、さらに冗長度の少ない効率の良い方式として、次のテーブルが考えられる。

【0024】<表3>  
RML(1,7) plus data-bit-DSV control  
(d,k;m,n;r)=(1,7;2,3;4)

データ 符号

10 100

	01	010
	1110	000 100
	1101	101 010
	1111	001 010
	1100	101 000
	0010	000 010
	0001	001 000
	001110	001 001 010
	001101	101 001 000
10	001111	101 001 010
	001100	001 001 000
	000010	000 101 010
	000000	000 101 000
	00000110	001 001 001 010
	00000101	010 000 001 000
	00000111	010 000 001 010
	00000100	001 001 001 000
	00001110	101 001 001 010
	00001101	000 101 001 000
20	00001111	000 101 001 010
	00001100	101 001 001 000
	11011101	100 000 001 000
	00001011	100 000 001 010

【0025】表3は、最小ラン $d=1$ で、可変長構造を持ち、変換テーブル内に、最小ランの連続を制限する、置き換えコードを持っている。すなわち、表3は $T_{min}$ 繰り返し制限コードとして、

1 1 0 1 1 0 1      1 0 0 0 0 0 0 1 0 0 0  
0 0 0 0 1 0 1 1      1 0 0 0 0 0 0 0 1 0 1 0

30 を持ち、その左側のデータを、右側の対応する符号に変換することで、最小反転間隔 $T_{min}$ の繰り返しは最大で6回までとなる。

【0026】表3は、さらに、データ列の要素内の”1”的個数と、変換される符号語列の要素内の”1”的個数を、2で割った時の余りが、どちらも1あるいは0で同一となるような変換規則を持っている。例えば、データ列の要素”1110”は”000100”的符号語列に対応しているが、それぞれ”1”的個数は、データ列で3個、対応する符号語列では1個であり、どちらも2で割った余りが1で一致している。同様に、データ列の要素”1111”は”001010”的符号語列に対応しているが、それぞれ”1”的個数は、データ列で4個、対応する符号語列では2個であり、どちらも2で割った余りが0で一致している。

【0027】表3では、拘束長 $r=4$ である。最大ラン $k=7$ を与えるためには、少なくとも拘束長 $r$ は4が必要である。また最小ランの繰り返しを制限するコードを付加しても拘束長は増加しない。

【0028】

&lt;表4&gt;

RML(1,7) plus data-bit-DSV control (d, k; m, n; r)=(1, 7; 2, 3; 4)		
データ	符号	
11	*0*	(Before 0 * = 1, Before 1 :* = 0)
10	010	
01	001	
0011	010 100	
0010	000 100	
0001	010 000	
000011	000 100 100	
000010	010 100 100	
00000111	000 100 100 100	
00000110	000 100 000 010	
00000101	000 100 000 001	
00000100	000 100 000 101	
00000011	010 100 100 100	
00000010	010 100 000 010	
00000001	010 100 000 001	
00000000	010 100 000 101	
10111011	001 000 000 010	
11101100	001 000 000 101	

【0029】表4は、最小ランd=1で、可変長構造を持ち、変換テーブル内の要素に、不確定符号(\*0\*)を持ち、さらに最小ランの連続を制限する、置き換えコードを持っている。すなわち表4は、Tmin繰り返し制限コードとして、

1 0 1 1 1 0 1 1    0 0 1 0 0 0 0 0 0 1 0  
1 1 1 0 1 1 0 0    0 0 1 0 0 0 0 0 0 1 0 1

を持ち、これにより、最小反転間隔Tminの繰り返しを最大で6回までとすることができます。

【0030】また、表4では、変換データ列の2ビットが”11”であったとき、その直前の変換データ列にとって”000”あるいは”101”が選択される。直前の変換データ列が、”01”，”0 0 0 0 0 1 0 1”，”0 0 0 0 0 1 0 0”，”0 0 0 0 0 0 0 1”，または”0 0 0 0 0 0 0 0”であるとき、最小ランを守るために、”11”的変換は”000”となる。それ以外の場合、データ”11”は符号”101”に変換される。

【0031】表4は、さらに、データ列の要素内の”1”的個数と、変換される符号語列の要素内の”1”的個数を、2で割った時の余りが、どちらも1あるいは0で同一となるような変換規則を持っている。例えば、データ列の要素”0 0 1 1”は”0 1 0 1 0 0”的符号語列に対応しているが、それぞれ”1”的個数は、データ列で2個、対応する符号語列では2個であり、どちらも2で割った余りが0で一致している。同様に、データ列の要素”0 0 1 0”は”0 0 0 1 0 0”的符号語列に対応しているが、それぞれ”1”的個数は、データ列で1

個、対応する符号語列では1個であり、どちらも2で割った余りが1で一致している。

【0032】なお、表4中の不確定符号は、各要素に2箇所与えられているが、これは、要素内の”1”的個数を、2で割ったときの余りをそろえるためのものである。

【0033】表4では、拘束長r=4である。最大ランk=7を与えるためには、少なくとも拘束長rは4が必要である。また最小ランの繰り返しを制限するコードを付加しても拘束長は増加しない。

【0034】表3、または表4のような変換テーブルを用いた時、これまでと同様にデータ列を変調し、変調後のチャネルビット列を、所定の間隔で、DSV制御することができる。しかし、表3と表4では、データ列と、変換される符号語列の関係を生かして、さらに効率良くDSV制御を行うことができる。

【0035】即ち、変換テーブルが、データ列の要素内の”1”的個数と、変換される符号語列の要素内の”1”的個数を、2で割った時の余りが、どちらも1あるいは0で同一となるような変換規則を持っている時、上記のように挿入するチャネルビットで、「反転」を表す”1”、あるいは「非反転」を表す”0”を、データビット列で挿入し、「反転」するならば”1”を挟み、「非反転」ならば”0”を挟むことと同様になる。

【0036】たとえば表4において、データ変換する3ビットが”0 0 1”と続いた時に、その後ろにおいてDSV制御ビットを挟むことになると、変換後のデータは、”0 0 1-x”となる。ここでxに”1”を与えれ

ば、

データ列 符号語列

0011 010 100

となり、また”0”を与えると、

データ列 符号語列

0010 000 100

となる。符号語列をNRZI化してレベル符号化すると、たとえば

データ列 符号語列 レベル符号列

0011 010 100 011000

0010 000 100 000111

となり、最後のレベル符号列が反転している。すなわち、DSV制御ビットの”1”と”0”を選択することによって、データ列内においても、DSV制御が行えることになる。

【0037】このことは、DSV制御による冗長度を考えると、データ列内の1ビットでDSV制御を行うと、チャネルビット列で表現すれば、表4の変換率 $m=2$ 、 $n=3$ より、1.5チャネルビットでDSV制御を行っていることに相当する。もしチャネルビット列においてDSV制御を行うものとすると、 $T_{min}$ （最小反転間隔）、および $T_{max}$ （最大反転間隔）を守るために4ビット必要であり、冗長度が大きくなる。

【0038】挿入されるDSV制御ビットとして、ビット数が1ビットのものと2ビットのものの2種類を用意し、適応的に選択して一方を使用することで、平均的なDSV制御ビットのビット数を、 $d=1$ の場合では、1.5ビットとすることができます（冗長度を小さくすることができます）。これによって完全なDSV制御は可能であるが、この場合においては、 $T_{max}$ （最大反転間隔）が増加する。

### 【0039】

【発明が解決しようとする課題】以上のように、磁気ディスク、光磁気ディスク、光ディスク等の記録媒体を高密度化して記録再生を行う場合に、RLL(1-7)符号あるいはRML(1-7)符号等の、DSV制御の行われていない符号においては、エラー信号の発生を抑えたり、ジッタの発生を抑えたりするために、DSV制御を行う必要がある。

【0040】また、これらDSV制御を行うことは、即ち、冗長ビットを加えることを意味しており、DSV制御はなるべく効率良く行わなければならない。

【0041】本発明は、このような状況に鑑みてなされたものであり、表3及び表4にあるような、データ列の要素内の”1”的個数と、変換される符号語列の要素内の”1”的個数を、2で割った時の余りが、どちらも1あるいは0で同一となるような変換規則を持つ変換テーブルを用いて、データ変調とDSV制御を、同時にどのようにし、少ない冗長ビットでDSV制御を行うことができるようとするものである。

【0042】さらにこのような冗長度の少ないDSV制御によって、最小ラン、最大ランを破らないようにする。

【0043】また本発明は、同時に行うデータ変調とDSV制御を、データ列あるいは符号語列の入れ替えを行わないで実現し、変換装置の構成を容易にするものである。

### 【0044】

【課題を解決するための手段】請求項1に記載の変調装置は、データ列に第1のDSV制御ビットを挿入した第1のデータ列と、第2のDSV制御ビットを挿入した第2のデータ列を生成するDSV制御ビット挿入手段と、最小ランdが1とされ、かつ、データ列の要素内の”1”的個数と、変換される符号語列の要素内の”1”的個数を、2で割った時の余りが、どちらも1あるいは0で一致するような変換テーブルを用いて、第1のデータ列と第2のデータ列の両方を変調する変調手段と、変換テーブルを用いて変調された第1のデータ列の第1の区間DSVと第2のデータ列の第2の区間DSVを計算し、それらをそれまでの累積DSVと加算した値から、変換テーブルを用いて変調された第1のデータ列と第2のデータ列の一方を選択して出力するDSV計算手段とを備えることを特徴とする。

【0045】請求項7に記載の変調方法は、データ列に第1のDSV制御ビットを挿入した第1のデータ列と、第2のDSV制御ビットを挿入した第2のデータ列を生成するDSV制御ビット挿入ステップと、最小ランdが1とされ、かつ、データ列の要素内の”1”的個数と、変換される符号語列の要素内の”1”的個数を、2で割った時の余りが、どちらも1あるいは0で一致するような変換テーブルを用いて、第1のデータ列と第2のデータ列の両方を変調する変調ステップと、変換テーブルを用いて変調された第1のデータ列の第1の区間DSVと第2のデータ列の第2の区間DSVを計算し、それらをそれまでの累積DSVと加算した値から、変換テーブルを用いて変調された第1のデータ列と第2のデータ列の一方を選択して出力するDSV計算ステップとを備えることを特徴とする。

【0046】請求項8に記載の提供媒体は、基本データ長がmビットのデータを、変換テーブルに基づいて、基本符号長がnビットの可変長符号(d, k; m, n; r)に変換する変調装置に用いるコンピュータプログラムであって、データ列に第1のDSV制御ビットを挿入した第1のデータ列と、第2のDSV制御ビットを挿入した第2のデータ列を生成するDSV制御ビット挿入ステップと、最小ランdが1とされ、かつ、データ列の要素内の”1”的個数と、変換される符号語列の要素内の”1”的個数を、2で割った時の余りが、どちらも1あるいは0で一致するような変換テーブルを用いて、第1のデータ列と第2のデータ列の両方を変調する変調ス

ステップと、変換テーブルを用いて変調された第1のデータ列の第1の区間DSVと第2のデータ列の第2の区間DSVを計算し、それらをそれまでの累積DSVと加算した値から、変換テーブルを用いて変調された第1のデータ列と第2のデータ列の一方を選択して出力するDSV計算ステップとを備えるコンピュータプログラムを提供することを特徴とする。

【0047】請求項1に記載の変調装置、請求項7に記載の変調方法、および請求項8に記載の提供媒体においては、第1のデータ列と第2のデータ列のそれぞれが変調され、区間DSVが計算される。それぞれの区間DSVとそれまでの累積DSVを加算した値から、2組のデータ列の一方が選択される。

#### 【0048】

【発明の実施の形態】以下に本発明の実施の形態を説明するが、特許請求の範囲に記載の発明の各手段と以下の実施の形態との対応関係を明らかにするために、各手段の後の括弧内に、対応する実施の形態（但し一例）を付加して本発明の特徴を記述すると、次のようになる。但し勿論この記載は、各手段を記載したものに限定することを意味するものではない。

【0049】請求項1に記載の変調装置は、データ列に第1のDSV制御ビットを挿入した第1のデータ列と、第2のDSV制御ビットを挿入した第2のデータ列を生成するDSV制御ビット挿入手段（例えば、図1のDSVビット挿入部11）と、最小ランdが1とされ、かつ、データ列の要素内の”1”的個数と、変換される符号語列の要素内の”1”的個数を、2で割った時の余りが、どちらも1あるいは0で一致するような変換テーブルを用いて、第1のデータ列と第2のデータ列の両方を変調する変調手段（例えば、図1の変調部12）と、変換テーブルを用いて変調された第1のデータ列の第1の区間DSVと第2のデータ列の第2の区間DSVを計算し、それらをそれまでの累積DSVと加算した値から、変換テーブルを用いて変調された第1のデータ列と第2のデータ列の一方を選択して出力するDSV計算手段（例えば、図1のDSV制御部13）とを備えることを特徴とする。

【0050】以下、本発明に係る変調装置の実施の形態を図面を参照しながら説明する。この実施の形態は本発明を、基本データ長がmビットであるデータに、DSV制御ビットを所定の間隔で挟み、それを可変長符号(d, k; m, n; r)に変換する変調装置に適用した場合のものであり、変調装置内の変換テーブルとしては、例えば表3及び表4に示すものが用いられる。

【0051】変調装置は、図1に示すように、入力されたデータ列に対して、所定の間隔でDSVビットとして、”1”または”0”を挿入するDSVビット挿入部11を備える。このDSVビット挿入部11では、DSVビット”1”を挿入するデータ列と、DSVビット”

0”を挿入するデータ列とが用意される。変調部12は、DSVビット挿入部11でDSVビットの挿入されたデータ列を変調する。DSV制御部13は、変調部12で変調された符号語列をNRZI化してレベルデータとした後にDSV計算を行い、最終的にDSV制御の行われた記録符号列を出力する。

【0052】図2はDSVビット挿入部11、変調部12、およびDSV制御部13のより詳細な構成を示すブロック図である。データ列には、DSVビット挿入部11を構成するビット挿入部21で、まず所定の間隔（例えば47ビット置き）に、DSVビットが挿入される。このとき、挿入後データ列として、47ビットの間隔で”1”を挟んだデータ列と、47ビットの間隔で”0”を挟んだデータ列の、2組のデータ列が生成される。

【0053】変調部12を構成する変調およびNRZI化部22では、ビット挿入部11より入力された2組のDSVビットの挿入されたデータ列をそれぞれ変調し、それをさらにNRZI化してレベルデータに変換する。従って、チャネルビットのレベル化列も、DSVビットとして”1”を挿入したものと、”0”を挿入したもの、2組が生成される。

【0054】そして、DSV制御部13を構成するDSV計算区間取り出し部23では、次のDSV計算を行うDSV区間を取り出す処理が行われる。47ビットの間隔で挿入されたDSVビットは、データ変調後の符号語列においては、表3及び表4に示すように、変換規則が可変長であることより、前方のデータと組み合わされてデータ変換される場合がある。そこで、DSV計算区間は、その始まりとしては、任意の間隔であるn/m=1.5倍の位置よりも、さかのぼり、また終了位置としては、任意の間隔であるn/m=1.5倍の位置よりも、早く終了することにする。こうすることにより、DSV計算区間には、1箇所のDSV制御ビットを含む、データ変調列が必ず得られることになる。

【0055】なお、上記さかのぼるデータ列位置、及び、早く終了する位置は、可変長データ変換の切れ目によって前後するが、最小で0ビット、最大でも最大拘束長ビットまでとする。表3及び表4では、8ビットまでとなる。

【0056】DSV計算区間が確定したら、その区間の2組のチャネルビットのレベル化列は、後のDSV制御データ列決定部24において、どちらか一方が選択され、DSV制御された記録符号列として選ばれた方が出力される。

【0057】また、DSV計算区間が確定したら、区間DSV計算部25は区間DSVを計算する。区間DSVも、これまでと同様に、2組について行われる。そして累積DSV計算およびDSVビット決定部26において、積算DSV値と、2つの区間DSV値をそれぞれ加

減算し、合計の絶対値の小さい方をDSVビットとして決定する。絶対値の小さい方とは、言い換えれば、DSV値がゼロに近い方のことである。最終的にDSVビットが決定したら、その最後のレベル値を積算DSV計算およびDSVビット決定部26から区間DSV計算部25に送り、次の区間DSV値計算に用いるようにする。

【0058】DSVビットがどちらかに決定されると、DSV制御データ列決定部24は、積算DSV計算およびDSVビット決定部26から供給される決定信号に対応して、ただ1通りのチャネルビットのレベル化列を選択し、出力する。これは、DSV制御が行われた記録符号列となっている。

【0059】図3は図2の例のビット挿入と変調の動作をフローチャートにしたものである。ビット挿入部21は、ステップS1で入力されたデータ列のビットをカウントする。ステップS2では、そのカウント値が予め設定した所定の値（いまの場合47）に達したか否かが判定される。カウント値が47に達していない場合、ステップS1に戻り、それ以降の処理が繰り返し実行される。ステップS2で、カウント値が47に達したと判定された場合、ステップS3に進み、ビット挿入部21は、入力されたデータ列に”1”を挿入して、データ「メモリ1」を生成し、これを内蔵するメモリ1に記憶する。さらにステップS4において、ビット挿入部21は、入力されたデータ列に”0”を挿入して、データ「メモリ0」を生成し、これを内蔵するメモリ0に記憶する。

【0060】変調およびNRZI化部22は、ビット挿入部21よりデータ「メモリ1」とデータ「メモリ0」の供給を受け、ステップS5において、データ「メモリ1」を内蔵する変換テーブルを参照して変調して、データMOD1を生成し、これを内蔵するメモリに記憶する。また、このデータMOD1をさらにNRZI化し、L-MOD1とし、これをメモリに記憶する。同様に、ステップS6において、変調およびNRZI化部22は、データ「メモリ0」を変換テーブルを参照して変調し、データMOD0を生成し、これを内蔵するメモリに記憶する。また、このデータMOD0をさらにNRZI化し、データL-MOD0とし、これを内蔵するメモリに記憶する。

【0061】次に、ステップS7に進み、ビット挿入部21は、内蔵するカウンタをリセットし、ステップS1に戻り、それ以降の処理を繰り返し実行する。

【0062】以上のようにして、図4に示すように、ビット挿入部21に入力された同図(A)に示すデータ列に、所定の間隔(span=47ビット)毎に、DSV制御ビットx1(x2, x3)が、同図(B)に示すように挿入される。DSV制御ビットx1(x2, x3)としては、”1”と”0”的2つが用いられる。従って、DSV制御ビットとして”1”を含むデータ列と、”0”

を含むデータ列の、2つのデータ列が生成される。

【0063】そして、DSV制御ビットが挿入されたデータ列が変調およびNRZI化部22に供給され、変調され、さらにNRZI化されて、図4(C)に示すようなデータとなる。

【0064】変調およびNRZI化部22より出力されたチャネルビットデータ列は、DSV計算区間取り出し部23に供給され、図5のフローチャートに示すようなDSV制御処理が実行される。

10 【0065】すなわち、最初にステップS21において、DSV計算区間取り出し部23は、内蔵するカウンタにより、変調およびNRZI化部22より供給されるチャネルビットデータ列のビット数をカウントする。そして、ステップS22において、DSV区間に達したか否かを判定する。

$\text{span} + 1 - \text{Rmax} \leq \text{cnt}$

となったとき、DSV計算区間に達したと判定される。ここで、上述したように、spanは、間隔を表し（いまの場合、47）、Rmaxは、最大拘束長（いまの場合、8）を表す。なお、1を加算しているのは、DSV制御ビットのビット数の分を補償するためである。

20 【0066】ステップS22において、DSV計算区間に達していないと判定された場合には、ステップS21に戻り、それ以降の処理が繰り返し実行される。ステップS22において、DSV計算区間に達したと判定された場合、ステップS23に進み、区間DSV計算部25は、データL-MOD1とL-MOD0の区間DSVを計算する。それぞれのDSVは、span-DSV1、またはspan-DSV0として、区間DSV計算部25に記憶される。

【0067】さらに、ステップS24において、累積DSV計算およびDSVビット決定部26は、累積DSV(Total-DSV)をデータL-MOD1とL-MOD0のそれぞれについて、次に示すように、それまでの累積DSVに、区間DSVを加算して計算し、それぞれの値をY1, Y0として内蔵するメモリに記憶する。

$$Y1 = (\text{Total}-\text{DSV}) + (\text{span}-\text{DSV}1)$$

$$Y0 = (\text{Total}-\text{DSV}) + (\text{span}-\text{DSV}0)$$

40 【0068】ステップS25において、累積DSV計算およびDSVビット決定部26は、上述したようにして計算した累積DSVとしてのY1, Y0の絶対値の大きさを比較し、Y1の方がY0より大きいと判定された場合、ステップS28に進み、L-MOD0を出力するものと決定し、その決定結果を、DSV制御データ列決定部24に出力する。DSV制御データ列決定部24は、この決定に対応して、DSV計算区間取り出し部23より供給されたデータL-MOD0とL-MOD1のうち、データL-MOD0を選択し、出力する。

【0069】またこのとき、累積DSV計算およびDSVビット決定部26は、ステップS29において、新た

な累積DSVをY0に設定する。

【0070】一方、ステップS25において、Y1がY0と等しいか、それより大きいと判定された場合、ステップS26に進み、累積DSV計算およびDSVビット決定部26は、L-MOD1を出力するものと決定し、DSV制御データ列決定部24を制御し、DSV計算区間取り出し部23より供給されたデータL-MOD1とL-MOD0のうち、L-MOD1を選択し、出力させる。また、累積DSV計算およびDSVビット決定部26は、ステップS27において、新たな累積DSVとして、Y1を設定する。

【0071】次にステップS30に進み、カウンタを初期化処理するなどした後、ステップS21に戻り、それ以降の処理が繰り返し実行される。

【0072】以上のようにして、図4(B)に示すように、各47ビット毎の区間にに対して、DSV制御ビットx1, x2, x3などが挿入されたデータを、同図(C)に示すように、NRZI化したデータのビットをカウントし、各区間の境界部(各区間のデータとDSV制御ビットとの境界部)から所定のビット数(0乃至Rmax)だけ前の位置から、次の区間の対応する位置までの範囲が、DSV計算区間とされる。そして、区間DSV計算部25において、L-MOD1とL-MOD0の両方の区間DSVが計算される。

【0073】さらに、図4(E)に示すように、累積DSV計算およびDSVビット決定部26において、それまでの累積DSV(Total-DSV)にデータL-MOD1の区間DSV(span-DSV1)を加算した値と、それまでの累積DSV(Total-DSV)にデータL-MOD0の区間DSV(span-DSV0)を加算した値の絶対値が比較される。そして、データL-MOD1とL-MOD0のうち、その絶対値の小さい方に對応するデータがDSV制御データ列決定部24で選択され、出力される。

【0074】例えば、データL-MOD1が選択された場合、図4(F)に示すように、それまでの累積DSVに、区間DSVが加算され、新たな累積DSVとされる。そして、以下、同様の処理が繰り返される。

【0075】なお、cntの設定は、前に行われたDSV計算区間が数ビットだけさかのぼっている場合がある。そのときはそこからスタートするようにする。このときcntの設定は、例えば、  
cnt=0-(span-前のcnt)  
とする。

【0076】図4についてさらに説明すると次のようになる。図4(A)は、元のデータ列が任意の区間(span)で区切られている様子を示している。

【0077】図4(B)は、任意の区間(span)置きにDSV制御ビットx1, x2, x3が挿入されて、データ列として並んでいる様子を示している。図4(B)の

データ列(実際には、それをNRZI化したデータ列)より、DSV計算区間を区切るのだが、図4(B)には、可変長テーブルによる、挿入されたDSV制御ビット近辺の様子も示されている。同図に示すように、最初のDSV制御ビットx1付近では、区間の切れ目が、x1の位置から0ビット乃至Rmaxビットまでさかのぼった位置とされている。そして次のDSVビットx2付近では、同様に、区間の切れ目は、x2の位置から、最大でRmaxビットまでさかのぼった位置までのどこかにある。Rmaxビットの値は、表3あるいは表4の場合、Rmax=8である。

【0078】区間の切れ目は、変換テーブルにしたがってデータ変換していき、変換が行われるごとに生成される。表3あるいは表4の場合、2データ、4データ、6データ、8データのうちいずれかごとに区切られる。つまり、区切られるDSV計算区間として、例えばDSV制御ビットx1付近では、切れ目が、x1の位置から0ビット乃至Rmaxビットまでさかのぼる位置とすれば、区切られる直前までのデータ列でx1をデータ変換することはない。

【0079】図4(C)には、各DSV計算区間として決定したDATA1、DATA2、DATA3があるが、始めのDATA1は初期値として特別で、以降のDATA2及びDATA3には、それぞれ、必ず区間の最初の方の1箇所に、DSVビットx1及びx2が含まれている。

【0080】図4(D)は、これらDSV計算区間が、各テーブルによってデータ変換されたものを示している。データの大きさは、例えばDATA1×m/n=1.5×DATA1のように、変換率分だけ大きさが増える。また次のDSV計算区間では、DSVビットとして"1"の入ったデータ列の変調列、及びDSVビットとして"0"の入ったデータ列の変調列がある。この時のデータの大きさも、DATA2×m/n=1.5×DATA2となり、やはり変換率分だけ大きさが増える。

【0081】図4(E)は、上の2通りの変調列の選択決定を行う様子を示している。図4(F)は、決定した後の並びと、さらに次の区間DATA3のDSV制御の準備の様子を示している。

【0082】以上のようにして、データ変調、DSV計算区間取り出し、区間DSV計算及び、DSVビット決定が行われる。

【0083】そしてこのような方式でDSV制御を行えば、同時に行われるデータ変調とDSV制御は、データ列あるいは符号語列の入れ替えのような作業がなく、記録符号列をすぐ決定することができる。

【0084】次に、Tminの連続を制限し、かつDSV制御ビットを、本方式によって挿入したデータ列を変調したシミュレーションの結果について以下に示す。

【0085】変換テーブルとしては、表3及び表4が用

いられている。

【0086】任意に作成したランダムデータ13107200ビットを、表3及び表4の変調コードテーブルを用いて、47データビットおきにDSV制御を行い、さらにDSV制御ビットを挿入したデータ列を、表3及び表4のテーブルによって変調した際の、Tminの連続の分布のシミュレーション結果は以下の通りである。

表3の結果

Tmin_length(2T)_ren				
1:887862	2:351056	3:140490	4: 52670	5: 15477
6: 2912	7: 0	8: 0	9: 0	10: 0
average				
sum : 20079066	total : 5993295	(sum/total: 3.3503)		

表4の結果

Tmin_length(2T)_ren		
1: 871889	2: 353334	3: 138795
4: 50956	5: 13517	
6: 477	7: 0	8: 0
9: 0	10: 0	
average		
sum : 20079063	total : 5966689	
(sum/total: 3.3652)		

【0089】また同チャネルビット列のDSV制御は、NRZI化後の”1”をhighとし、”0”をlowとしたときの差、および、DSV値のプラス側のピーク及びマイナス側のピークは以下の通りである。なお、DSVビットとして47データ列おきにDSV制御ビットを挿入した場合の冗長率は、47データ列に対して1データであるから、 $1 / (1 + 47) = 2.08\%$ である。

## 【0090】

表3の結果

DC cont	
high : 10039531	low : 10039535
total : -4	
peak: high_peak-> 33, low_peak->	-35

表4の結果

DC cont	
high : 10039532	low : 10039531
total : 1	
peak: high_peak-> 32, low_peak->	-34

【0091】なお、従来の例えはRLL(1-7)符号やRML(1-7)符号は、データ列内のDSV制御が出来ないので、チャネルビット列発生後にDSV制御ビットを挟むことにより、DSV制御を実現する。しかし、最大ランを守った上でDSV制御を行うためには、4チャネルビットを必要とし、上記表3、表4に較べると効率が悪い。

【0092】またさらに、上記シミュレーションにおいて、発生させたチャネルビット列をテーブル表3及び表4に基づいて復調し、さらに47ビットおきにDSVビ

【0087】表3及び表4のいずれの場合も、さらにTminの繰り返し制限を付加したので、最小ランのくり返し回数は、最大で6回までであり、有効に短くすることができます。また平均反転間隔は、総チャネルビット列を、各Tの総和で割ったもので、表3では3.35T、また表4では3.37Tであった。

## 【0088】

ットを抜き出したデータ列は、元のランダムデータと一致するのを確認した。

【0093】以上のように、本発明によれば、さらに、可変長テーブルにおいて、一意に決定する変換規則をもち、最小ラン長の繰り返し回数の制限を行った上に、さらに変換テーブルの要素内の”1”的個数と、変換される符号語列の要素内の”0”的個数を、2で割った時の

余りが、どちらも1あるいは0で一致するようにしたので、

(1) DSVの制御を少ない冗長度で行うことができる。

(2) 冗長が少ない上に、最小ラン、最大ランを守ることができる。

(3) 挿入DSVビットは同一ビット数であるため、エラー伝搬が起こりにくい。

さらに、最小ランの繰り返しが制限されていない符号語列と比較すると、

(4) 高線密度でのタンジェンシャルチャルトルに対する許容度が向上する。

(5) 信号レベルが小さい部分が減少し、AGCやPLL等の波形処理の精度が向上し、総合特性を高めることができる。

(6) 従来と比較して、ビタビ復号等の際のバスメモリ長を短く設計でき、回路規模を小さくすることができる。

【0094】また本発明によれば、データ変調とDSV制御を、データ列あるいは符号語列の入れ替えを行わないで、同時に実現したので、変換装置の構成を簡略化す

ることができる。

【0095】なお、上記したような処理を行うプログラムをユーザに伝送する提供媒体としては、磁気ディスク、CD-ROM、固体メモリなどの記録媒体の他、ネットワーク、衛星などの通信媒体を利用することができます。

【0096】

【発明の効果】以上の如く、請求項1に記載の変調装置、請求項7に記載の変調方法、および請求項8に記載の提供媒体によれば、2組のデータ列の変調DSV計算をそれぞれ行うようにし、その一方を選択するようにしたので、データ列内でDSV制御が行えるようになり、少ない冗長度でDSV制御を行うことが可能となる。

【図面の簡単な説明】

【図1】本発明の変調装置の構成を示すブロック図である。

【図2】図1の変調装置のより詳細な構成例を示すブロック図である。

【図3】図2の変調装置の動作を説明するフローチャートである。

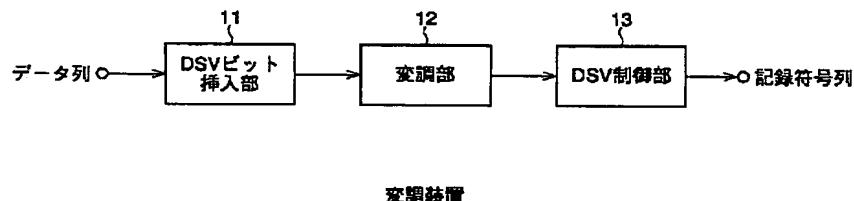
【図4】図2の変調装置のDSV制御を説明する図である。

【図5】図2の変調装置の動作を説明するフローチャートである。

【符号の説明】

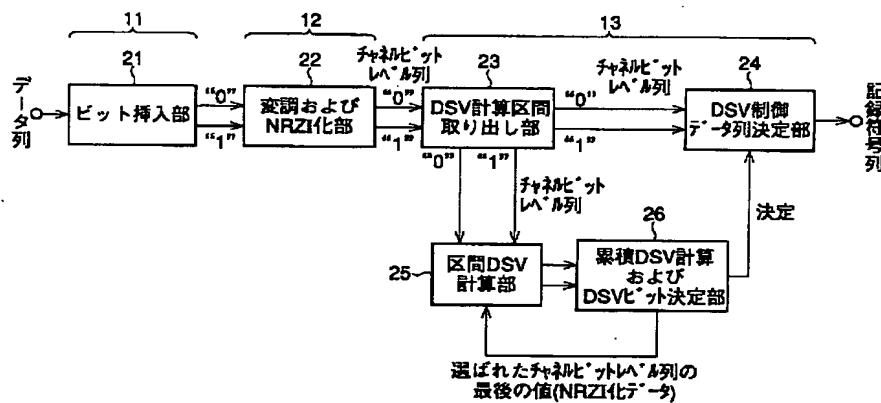
- 10 11 DSVビット挿入部, 12 変調部, 13  
DSV制御部, 21 ビット挿入部, 22 変調およ  
びNRZI化部, 23 DSV計算区間取り出し部,  
24 DSV制御データ列決定部, 25 区間DS  
V計算部, 26 累積DSV計算およびDSVビット決  
定部

【図1】

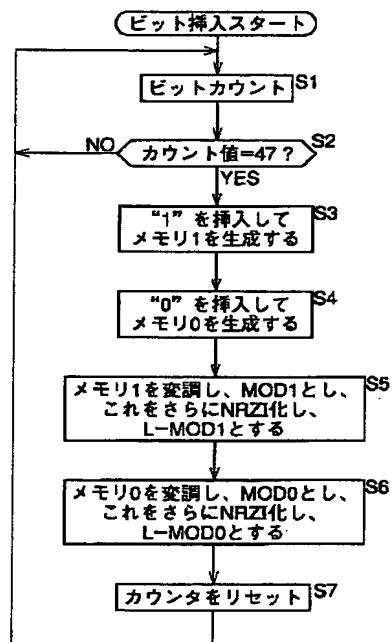


変調装置

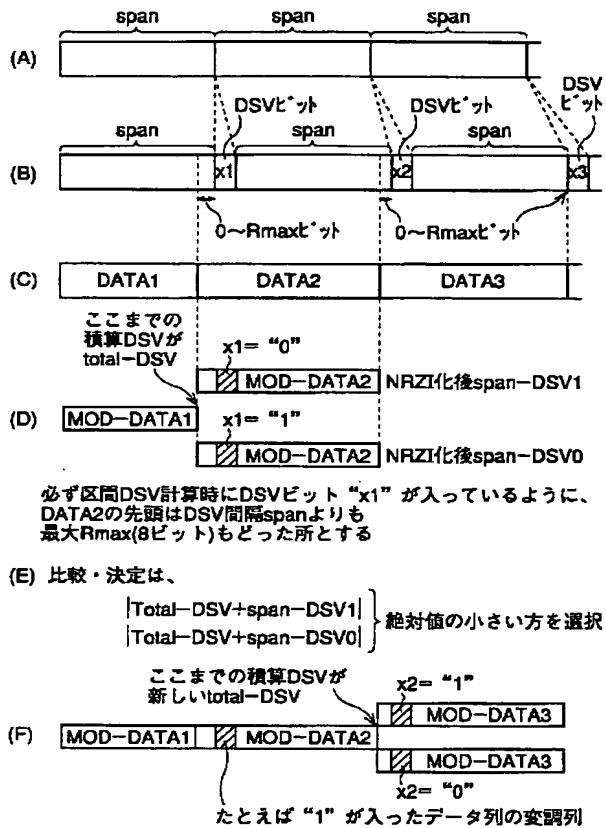
【図2】



【図3】



【図4】



【図5】

